



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 6月22日

出 願 番 号

Application Number:

特願2001-189304

出 願 人

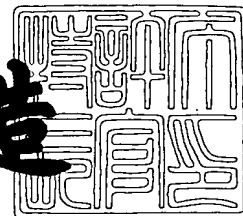
Applicant(s):

株式会社荏原製作所

2001年 8月10日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3070915

【書類名】 特許願

【整理番号】 011475

【提出日】 平成13年 6月22日

【あて先】 特許庁長官 殿

【国際特許分類】 G01N

【発明者】

 【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝
 横浜事業所内

 【氏名】 山崎 裕一郎

【発明者】

 【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
 内

 【氏名】 佐竹 徹

【発明者】

 【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
 内

 【氏名】 畠山 雅規

【発明者】

 【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
 内

 【氏名】 村上 武司

【発明者】

 【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
 内

 【氏名】 渡辺 賢治

【特許出願人】

 【識別番号】 000000239

 【氏名又は名称】 株式会社荏原製作所

【代理人】

【識別番号】 100089705

【住所又は居所】 東京都千代田区大手町二丁目2番1号 新大手町ビル2
06区 ユアサハラ法律特許事務所

【弁理士】

【氏名又は名称】 社本 一夫

【電話番号】 03-3270-6641

【選任した代理人】

【識別番号】 100080137

【弁理士】

【氏名又は名称】 千葉 昭男

【選任した代理人】

【識別番号】 100083895

【弁理士】

【氏名又は名称】 伊藤 茂

【選任した代理人】

【識別番号】 100093713

【弁理士】

【氏名又は名称】 神田 藤博

【選任した代理人】

【識別番号】 100093805

【弁理士】

【氏名又は名称】 内田 博

【選任した代理人】

【識別番号】 100106208

【弁理士】

【氏名又は名称】 宮前 徹

【先の出願に基づく優先権主張】

【出願番号】 特願2000-335934

【出願日】 平成12年11月 2日

【手数料の表示】

【予納台帳番号】 051806

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0010958

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 欠陥検査装置、欠陥検査方法及び半導体製造方法

【特許請求の範囲】

【請求項 1】 試料の欠陥を検査する欠陥検査装置であって、
一次電子線を前記試料に照射可能な電子線照射手段と、
前記一次電子線の照射により前記試料から放出された二次電子線を写像投影して結像させる写像投影手段と、
前記写像投影手段により結像された像を前記試料の電子画像として検出する検出手段と、
前記検出手段により検出された電子画像に基づいて、前記試料の欠陥を判断する欠陥判断手段と、
を含み、
少なくとも前記検出手段が前記電子画像を検出する期間内に、前記一次電子線より低エネルギーを有する電子を前記試料に供給することを特徴とする、欠陥検査装置。

【請求項 2】 試料の欠陥を検査する欠陥検査装置であって、
一次電子線を前記試料に照射可能な電子線照射手段と、
前記一次電子線の照射により前記試料から放出された二次電子線を写像投影して結像させる写像投影手段と、
前記写像投影手段により結像された像を前記試料の電子画像として検出する検出手段と、
前記検出手段により検出された電子画像に基づいて、前記試料の欠陥を判断する欠陥判断手段と、
前記試料に UV 光電子を供給可能な UV 光電子供給手段と、
を含むことを特徴とする、欠陥検査装置。

【請求項 3】 試料の欠陥を検査する欠陥検査方法であって、
一次電子線を前記試料に照射する工程と、
前記一次電子線の照射により前記試料から放出された二次電子線を写像投影して結像させる写像投影工程と、

前記写像投影工程で結像された像を前記試料の電子画像として検出する検出工程と、

前記検出工程で検出された前記電子画像に基づいて、前記試料の欠陥を判断する欠陥判断工程と、

を含み、

少なくとも前記検出工程で前記電子画像を検出する期間内に、前記一次電子線より低エネルギーを有する電子を前記試料に供給することを特徴とする、欠陥検査方法。

【請求項 4】 試料の欠陥を検査する欠陥検査方法であって、

一次電子線を試料に照射する電子線照射工程と、

前記一次電子線の照射により前記試料から放出された二次電子線を写像投影して結像させる写像投影工程と、

前記写像投影工程で結像された像を前記試料の電子画像として検出する検出工程と、

前記検出工程で検出された電子画像に基づいて、前記試料の欠陥を判断する欠陥判断工程と、

を含み、

前記試料に UV 光電子を供給する UV 光電子供給工程を更に含むことを特徴とする、欠陥検査方法。

【請求項 5】 請求項 1 又は請求項 2 に記載の欠陥検査装置を用いて、半導体デバイスの製造に必要となる試料の欠陥を検査する工程を含む、半導体製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体ウェーハ等の試料に一次電子を照射することにより発生した二次電子又は反射電子を検出することによって当該試料の欠陥を検査するための欠陥検査装置及び方法、並びに、このような欠陥検査装置を用いて半導体デバイスを製造する半導体製造方法に関する。

【0002】

【従来技術】

従来、半導体ウェーハ等の試料に一次電子を照射することにより発生した二次電子を検出することによって当該試料の欠陥を検査するための欠陥検査装置が、半導体製造プロセス等で利用されている。

【0003】

例えば、特開平11-132975号には、試料に電子ビームを照射させる電子ビーム照射部、試料表面の形状、材質、電位の変化に応じて発生した二次電子及び反射電子の一次元像及び／又は二次元像を結像させる写像投影光学部、結像された像に基づいて検出信号を出力する電子ビーム検出部、検出信号を与えられて試料表面の電子画像を表示する画像表示部、電子ビーム照射部から照射された電子ビームの試料への入射角度と二次電子及び反射電子の写像投影光学部への取り込み角度を変化させる電子ビーム偏向部と、から構成された欠陥検査装置が開示されている。この欠陥検査装置によれば、実デバイスの試料ウェーハ表面の所定の矩形領域に一次電子ビームを照射する。

【0004】

【発明が解決しようとする課題】

しかしながら、実デバイスの試料ウェーハの比較的広い領域に電子ビームを照射する場合、試料表面が二酸化けい素や、窒化けい素といった絶縁体で形成されているため、試料表面への電子ビーム照射と、それに伴う試料表面からの二次電子放出によって試料表面が正にチャージアップされ、この電位が作り出す電場によって二次電子線画像に様々な像障害が起るという問題点があった。

【0005】

本発明は、上記事実鑑みなされたもので、試料表面の正のチャージアップを低減し、このチャージアップに伴う像障害を解消することにより、より高精度に試料の欠陥を検査することを可能ならしめる、欠陥検査装置及び欠陥検査方法を提供することを目的とする。

【0006】

更に、本発明は、半導体デバイスの製造プロセスにおいて、上記のような欠陥

検査装置を用いて試料の欠陥検査を行うことにより、デバイス製品の歩留まりの向上及び欠陥製品の出荷防止を図った半導体製造方法を提供することを別の目的とする。

【 0 0 0 7 】

【課題を解決するための手段】

上記課題を解決するため、本発明の欠陥検査装置の第1の態様は、一次電子線を試料に照射可能な電子線照射手段と、一次電子線の照射により試料から放出された二次電子線を写像投影して結像させる写像投影手段と、写像投影手段により結像された像を試料の電子画像として検出する検出手段と、検出手段により検出された電子画像に基づいて、試料の欠陥を判断する欠陥判断手段と、を含み、少なくとも検出手段が電子画像を検出する期間内に、照射した一次電子線より低エネルギーを有する電子を試料に供給することを特徴とする。

【 0 0 0 8 】

第1の態様では、電子線照射手段が試料に一次電子線を照射し、写像投影手段が一次電子線の照射により試料から放出された二次電子線を写像投影して検出手段に結像させる。二次電子を放出した試料は、正電位にチャージアップする。検出手段は、結像された像を試料の電子画像として検出し、欠陥判断手段は、検出された電子画像に基づいて当該試料の欠陥を判断する。この場合において、少なくとも検出手段が電子画像を検出する期間内に、照射した一次電子線より低エネルギーを有する電子を試料に供給する。この低エネルギーの電子は、二次電子線の放出によって正にチャージアップした試料を電氣的に中和させる。かくして、二次電子線は、試料の正電位により実質的な影響を受けることなく結像され、検出手段は、像障害の軽減された電子画像を検出することができる。

【 0 0 0 9 】

一次電子線より低エネルギーの電子として、例えばUV光電子を使用するのが好ましい。UV光電子とは、紫外線(UV)を含む光線が金属等の物質に照射されることによって光電効果に従い放出された電子をいう。また、電子線照射手段とは別個の低エネルギー電子の生成手段、例えば電子銃等で一次電子線より低エネルギーの電子を生成してもよい。

【 0 0 1 0 】

なお、一次電子線の照射により試料から放出される電子の中には、一次電子の衝突により試料内部の電子が表面から放出されて生じる二次電子の他、一次電子線が試料表面から反射されて生じる反射電子も含まれている。当然、本発明の検出手段で検出される電子画像には、このような反射電子による寄与も含まれている。

【 0 0 1 1 】

本発明の欠陥検査装置の第2の態様は、一次電子線を試料に照射可能な電子線照射手段と、一次電子線の照射により試料から放出された二次電子線を写像投影して結像させる写像投影手段と、写像投影手段により結像された像を試料の電子画像として検出する検出手段と、検出手段により検出された電子画像に基づいて、試料の欠陥を判断する欠陥判断手段と、当該試料にUV光電子を供給可能なUV光電子供給手段を更に含むことを特徴とする。

【 0 0 1 2 】

第2の態様では、UV光電子供給手段が（又はUV光電子供給において）、本発明の像障害の軽減という効果を奏することができる限り、任意のタイミング、任意の期間内で低エネルギー電子を試料に供給する。例えば、一次電子線照射の実行前若しくは二次電子線結像の実行前、更には、二次電子線結像後で電子画像検出前のいずれかのタイミングでUV光電子の供給を開始してもよい。また、第1の態様のように、少なくとも二次電子検出の期間内はUV光電子供給を継続してもよいが、電子画像検出前若しくは検出中であっても十分に試料が電氣的に中和されれば、UV光電子を停止してもよい。

【 0 0 1 3 】

本発明の別の態様に係る半導体製造方法は、上記した各態様の欠陥検査装置を用いて、半導体デバイスの製造に必要な試料の欠陥を検査する工程を含む。

本発明の他の態様及び作用効果は、以下の説明によって更に明らかとなる。

【 0 0 1 4 】

【発明の実施の形態】

以下、添付図面を参照して本発明の各実施形態を説明する。

(第 1 の実施形態；欠陥検査装置)

図 1 には、本発明の第 1 の実施形態に係る欠陥検査装置の概略構成が示されている。この欠陥検査装置は、一次電子線を放出する電子銃 1、放出された一次電子線を偏向、成形させる静電レンズ 2、図示しないポンプにより真空中に排気可能な試料室 3、該試料室内に配置され、半導体ウェーハ 5 などの試料を載置した状態で水平面内を移動可能なステージ 4、一次電子線の照射によりウェーハ 5 から放出された二次電子線及び／又は反射電子線を所定の倍率で写像投影して結像させる写像投影系の静電レンズ 6、結像された像をウェーハの二次電子画像として検出する検出器 7、及び、装置全体を制御すると共に、検出器 7 により検出された二次電子画像に基づいてウェーハ 5 の欠陥を検出する処理を実行する制御部 16 を含んで構成される。なお、上記二次電子画像には、二次電子だけでなく反射電子による寄与も含まれているが、ここでは二次電子画像と称することにする。

【0015】

また、試料室 3 内には、ウェーハ 5 の上方に、紫外光を含む波長域の光線を発する UV ランプ 11 が設置されている。この UV ランプ 11 のガラス表面には、UV ランプ 11 から放射された光線によって光電効果に起因する光電子 e^- を発する光電子放出材 10 がコーティングされている。この UV ランプ 11 は、光電子放出材 10 から光電子を放出させる能力を持つ波長域の光線を放射する光源であれば任意のものから選択することができる。一般には、254 nm の紫外線を放射する低圧水銀ランプを用いるのがコスト的に有利である。また、光電子放出材 10 は、光電子を放出させる能力がある限り任意の金属から選択することができる、例えば Au などが好ましい。

【0016】

上述した光電子は、一次電子線より低エネルギーである。ここで、低エネルギーとは、数 eV ～ 数十 eV のオーダーのことを意味する。本発明は、このような低エネルギーの電子を生成する任意の手段を用いることができる。例えば、UV ランプ 11 を代用して図示しない低エネルギー電子銃を備えることでも達成できる。

【0017】

更に、本実施形態の欠陥検査装置は、電源 1 3 を備えている。この電源 1 3 の負極は光電子放出材 1 0 に接続され、その正極はステージ 4 に接続されている。従って、光電子放出材 1 0 は、ステージ 4 即ちウェーハ 5 の電圧に対して負の電圧がかけられた状態となる。

【 0 0 1 8 】

検出器 7 は、静電レンズ 6 によって結像された二次電子画像を後処理可能な信号に変換することができる限り、任意の構成とすることができる。例えば、図 4 にその詳細を示すように、検出器 7 は、マルチチャンネルプレート 5 0 と、蛍光面 5 2 と、リレー光学系 5 4 と、多数の CCD 素子からなる撮像センサ 5 6 と、を含んで構成することができる。マルチチャンネルプレート 5 0 は、プレート内に多数のチャンネルを備えており、静電レンズ 6 によって結像された二次電子が該チャンネル内を通過する間に、更に多数の電子を生成させる。即ち、二次電子を増幅させる。蛍光面 5 2 は、増幅された二次電子によって蛍光を発することにより二次電子を光に変換する。リレーレンズ 5 4 がこの蛍光を CCD 撮像センサ 5 6 に導き、CCD 撮像センサ 5 6 は、ウェーハ 5 表面上の二次電子の強度分布を素子毎の電気信号即ちデジタル画像データに変換して制御部 1 6 に出力する。

【 0 0 1 9 】

制御部 1 6 は、図 1 に例示されたように、汎用的なパーソナルコンピュータ等から構成することができる。このコンピュータは、所定のプログラムに従って各種制御、演算処理を実行する制御部本体 1 4 と、本体 1 4 の処理結果を表示する CRT 1 5 と、オペレータが命令を入力するためのキーボードやマウス等の入力部 1 8 と、を備える、勿論、欠陥検査装置専用のハードウェア、或いは、ワークステーションなどから制御部 1 6 を構成してもよい。

【 0 0 2 0 】

制御部本体 1 4 は、図示しない CPU、RAM、ROM、ハードディスク、ビデオ基板等の各種制御基板等から構成される。RAM 若しくはハードディスクなどのメモリ上には、検出器 7 から受信した電気信号即ちウェーハ 5 の二次電子画像のデジタル画像データを記憶する二次電子画像記憶領域 8 が割り当てられている。また、ハードディスク上には、欠陥検査装置全体を制御する制御プログラム

の他、記憶領域 8 から二次電子画像データを読み出し、該画像データに基づき所定のアルゴリズムに従ってウェーハ 5 の欠陥を自動的に検出する欠陥検出プログラム 9 が格納されている。この欠陥検出プログラム 9 は、例えば、ウェーハ 5 の当該検査箇所と、別の検査箇所とを比較し、他の大部分の箇所のパターンと相違したパターンを欠陥としてオペレータに警告表示する機能を有する。更に、CRT 15 の表示部に二次電子画像 17 を表示し、オペレータの目視によってウェーハ 5 の欠陥を検出するようにしてもよい。

【 0 0 2 1 】

次に、第 1 実施形態に係る電子線装置の作用を図 5 のフローチャートを例にして説明する。

まず、検査対象となるウェーハ 5 をステージ 4 の上にセットする（ステップ 300）。これは、図示しないローダーに多数格納されたウェーハ 5 を一枚毎に自動的にステージ 4 にセットする形態であってもよい。次に、電子銃 1 から一次電子線を放出し、静電レンズ 2 を通して、セットされたウェーハ 5 表面上の所定の検査領域に照射する（ステップ 302）。一次電子線が照射されたウェーハ 5 からは二次電子及び／又は反射電子（以下、「二次電子」のみ称する）が放出され、その結果、ウェーハ 5 は正電位にチャージアップする。次に、発生した二次電子線を拡大投影系の静電レンズ 6 により所定の倍率で検出器 7 に結像させる（ステップ 304）。このとき、光電子放出材 10 にステージ 4 より負の電圧をかけた状態で、UV ランプ 11 を発光させる（ステップ 306）。その結果、UV ランプ 11 から発せられた振動数 ν の紫外線がそのエネルギー量子 $h\nu$ （ h はプランク定数）によって光電子放出材 10 から光電子を放出させる。これらの光電子 e^- は、負に帯電した光電子放出材 10 から正にチャージアップしたウェーハ 5 に向かって照射され、当該ウェーハ 5 を電氣的に中和させる。かくして、二次電子線は、ウェーハ 5 の正電位により実質的な影響を受けることなく、検出器 7 上に結像される。

【 0 0 2 2 】

このように電氣的に中和されたウェーハ 5 から放出された像障害の軽減された二次電子線の画像を検出器 7 が検出し、デジタル画像データに変換出力する（ス

テップ 3 0 8)。次に、制御部 1 6 が、欠陥検出プログラム 9 に従って、検出された画像データに基づきウェーハ 5 の欠陥検出処理を実行する（ステップ 3 1 0）。この欠陥検出処理では、制御部 1 6 は、同じダイを多数有するウェーハの場合、前述のように、検出されたダイ同士の検出画像を比較することによって欠陥部分を抽出する。メモリに予め蓄えられていた欠陥の存在しないウェーハの基準二次電子線画像と、実際に検出された二次電子線画像とを比較照合して、欠陥部分を自動的に検出してもよい。このとき、検出画像を C R T 1 5 に表示すると共に欠陥部分と判定された部分をマーク表示してもよく、これによって、オペレータは、ウェーハ 5 が実際に欠陥を持つか否かを最終的に確認、評価することができる。この欠陥検出方法の具体例については更に後述する。

【 0 0 2 3 】

ステップ 3 1 0 の欠陥検出処理の結果、ウェーハ 5 に欠陥有りと判定された場合（ステップ 3 1 2 肯定判定）、オペレータに欠陥の存在を警告する（ステップ 3 1 8）。警告の方法として、例えば、C R T 1 5 の表示部に欠陥の存在を知らせるメッセージを表示したり、これと同時に欠陥の存在するパターンの拡大画像 1 7 を表示してもよい。このような欠陥ウェーハを直ちに試料室 3 から取り出し、欠陥の無いウェーハとは別の保管場所に格納してもよい（ステップ 3 1 9）。

【 0 0 2 4 】

ステップ 3 1 0 の欠陥検出処理の結果、ウェーハ 5 に欠陥が無いと判定された場合（ステップ 3 1 2 否定判定）、現在検査対象となっているウェーハ 5 について、検査すべき領域が未だ残っているか否かが判定される（ステップ 3 1 4）。検査すべき領域が残っている場合（ステップ 3 1 4 肯定判定）、ステージ 4 を駆動し、これから検査すべき他の領域が一次電子線の照射領域内に入るようにウェーハ 5 を移動させる（ステップ 3 1 6）。その後、ステップ 3 0 2 に戻って当該他の検査領域に関して同様の処理を繰り返す。

【 0 0 2 5 】

検査すべき領域が残っていない場合（ステップ 3 1 4 否定判定）、或いは、欠陥ウェーハの抜き取り工程（ステップ 3 1 9）の後、現在検査対象となっているウェーハ 5 が、最終のウェーハであるか否か、即ち図示しないローダーに未検査

のウェーハが残っていないか否かが判定される（ステップ320）。最終のウェーハでない場合（ステップ320否定判定）、検査済みウェーハを所定の格納箇所に保管し、その代わりに新しい未検査のウェーハをステージ4にセットする（ステップ322）。その後、ステップ302に戻って当該ウェーハに関して同様の処理を繰り返す。最終のウェーハであった場合（ステップ320肯定判定）、検査済みウェーハを所定の格納箇所に保管し、全工程を終了する。

【0026】

UV光電子照射（ステップ306）は、ウェーハ5の正のチャージアップが回避され、像障害が軽減された状態で二次電子画像検出（ステップ306）ができれば、任意のタイミング、任意の期間内で行うことができる。図5の処理が継続されている間、常時UVランプ11を点灯した状態にしてもよいが、1枚のウェーハ毎に期間を定めて発光、消灯を繰り返してもよい。後者の場合、発光のタイミングとして、図5に示したタイミングの他、二次電子線結像（ステップ304）の実行前、更には、一次電子線照射（ステップ302）の実行前から開始してもよい。少なくとも二次電子検出の期間内はUV光電子照射を継続することが好ましいが、二次電子画像検出前若しくは検出中であっても十分にウェーハが電氣的に中和されれば、UV光電子の照射を停止してもよい。

【0027】

ステップ310の欠陥検出方法の具体例を図6（a）～（c）に示す。まず、図6（a）には、1番目に検出されたダイの画像31及び2番目に検出された他のダイの画像32が示されている。3番目に検出された別のダイの画像が1番目の画像31と同じか又は類似と判断されれば、2番目のダイ画像32の33の部分が欠陥を有すると判定され、欠陥部分を検出できる。

【0028】

図6（b）には、ウェーハ上に形成されたパターンの線幅を測定する例が示されている。ウェーハ上の実際のパターン34を35の方向に走査したときの実際の二次電子の強度信号が36であり、この信号が予め較正して定められたスレッシュホールドレベル37を連続的に超える部分の幅38をパターン34の線幅として測定することができる。このように測定された線幅が所定の範囲内にない場合

、当該パターンが欠陥を有すると判定することができる。

【0029】

図6(c)には、ウェーハ上に形成されたパターンの電位コントラストを測定する例が示されている。図1に示す構成において、ウェーハ5の上方に軸対称の電極39を設け、例えばウェーハ電位0Vに対して-10Vの電位を与えておく。このときの-2Vの等電位面は40で示されるような形状とする。ここで、ウェーハに形成されたパターン41及び42は、夫々-4Vと0Vの電位であるとする。この場合、パターン41から放出された二次電子は-2V等電位面40で2eVの運動エネルギーに相当する上向きの速度を持っているので、このポテンシャル障壁40を越え、軌道43に示すように電極39から脱出し、検出器7で検出される。一方、パターン42から放出された二次電子は-2Vの電位障壁を越えられず、軌道44に示すようにウェーハ面に追いつかれるので、検出されない。従って、パターン41の検出画像は明るく、パターン42の検出画像は暗くなる。かくして、電位コントラストが得られる。検出画像の明るさと電位とを予め較正しておけば、検出画像からパターンの電位を測定することができる。そして、この電位分布からパターンの欠陥部分を評価することができる。

(第2の実施形態)

本発明の第2の実施形態に係る欠陥検査装置の概略構成を図2に示す。なお、第1の実施形態と同様の構成要素については同一の符号を附して詳細な説明を省略する。

【0030】

第2の実施形態では、図2に示すように、UVランプ11のガラス表面に光電子放出材がコーティングされていない。その代わりに、光電子放出プレート10bが試料室3内でウェーハ5の上方に配置され、UVランプ11は、放射した紫外線が光電子放出プレート10bに照射される位置に配置される。光電子放出プレート10bには、電源13の負極が接続され、ステージ4には電源の正極が接続されている。この光電子放出プレート10bは、Au等の金属で作られ、或いは、そのような金属がコーティングされたプレートとして作られてもよい。

【0031】

第 2 の実施形態の作用は第 1 の実施形態と同様である。この第 2 の実施形態においても光電子をウェーハ 5 の表面上に適時照射することが可能なので、第 1 の実施形態と同様の効果を奏する。

(第 3 の実施形態)

本発明の第 3 の実施形態に係る欠陥検査装置の概略構成を図 3 に示す。なお、第 1 及び第 2 の実施形態と同様の構成要素については同一の符号を附して詳細な説明を省略する。

【 0 0 3 2 】

第 3 の実施形態では、図 3 に示すように、試料室 3 の側面壁に透明な窓材 1 2 を設け、UV ランプ 1 1 から放射された紫外線がこの窓材 1 2 を通して試料室 3 内でウェーハ 5 の上方に配置された光電子放出プレート 1 0 b に照射されるように、UV ランプ 1 1 が試料室 3 の外部に配置されている。第 3 の実施形態では、真空となる試料室 3 の外部に UV ランプ 1 1 を配置したので、UV ランプ 1 1 の耐真空性能を考慮する必要がなくなり、第 1 及び第 2 の実施形態と比較して UV ランプ 1 1 の選択肢を広げることができる。

【 0 0 3 3 】

第 3 の実施形態の他の作用は第 1 及び第 2 の実施形態と同様である。第 3 の実施形態においても光電子をウェーハ 5 の表面上に適時照射することが可能なので、第 1 及び第 2 の実施形態と同様の効果を奏する。

(第 4 の実施形態；半導体デバイスの製造方法)

本実施形態は、上記実施形態で示した電子線装置を半導体デバイス製造工程におけるウェーハの評価に適用したものである。

【 0 0 3 4 】

デバイス製造工程の一例を図 7 のフローチャートに従って説明する。

この製造工程例は以下の各主工程を含む。

- ① ウェーハ 1 0 を製造するウェーハ製造工程（又はウェーハを準備する準備工程）（ステップ 1 0 0）
- ② 露光に使用するマスクを製作するマスク製造工程（又はマスクを準備するマスク準備工程）（ステップ 1 0 1）

- ③ ウェーハに必要な加工処理を行うウェーハプロセッシング工程（ステップ102）
- ④ ウェーハ上に形成されたチップを1個ずつ切り出し、動作可能にならしめるチップ組立工程（ステップ103）
- ⑤ 組み立てられたチップを検査するチップ検査工程（ステップ104）

なお、各々の工程は、更に幾つかのサブ工程からなっている。

【0035】

これらの主工程の中で、半導体デバイスの性能に決定的な影響を及ぼす主工程がウェーハプロセッシング工程である。この工程では、設計された回路パターンをウェーハ上に順次積層し、メモリやMPUとして動作するチップを多数形成する。このウェーハプロセッシング工程は以下の各工程を含む。

- ① 絶縁層となる誘電体薄膜や配線部、或いは電極部を形成する金属薄膜等を形成する薄膜形成工程（CVDやスパッタリング等を用いる）
- ② 形成された薄膜層やウェーハ基板を酸化する酸化工程
- ③ 薄膜層やウェーハ基板等を選択的に加工するためにマスク（レチクル）を用いてレジストのパターンを形成するリソグラフィー工程
- ④ レジストパターンに従って薄膜層や基板を加工するエッチング工程（例えばドライエッチング技術を用いる）
- ⑤ イオン・不純物注入拡散工程
- ⑥ レジスト剥離工程
- ⑦ 加工されたウェーハを検査する検査工程

なお、ウェーハプロセッシング工程は必要な層数だけ繰り返し行い、設計通り動作する半導体デバイスを製造する。

【0036】

上記ウェーハプロセッシング工程の中核をなすリソグラフィー工程を図8のフローチャートに示す。このリソグラフィー工程は以下の各工程を含む。

- ① 前段の工程で回路パターンが形成されたウェーハ上にレジストをコートするレジスト塗布工程（ステップ200）
- ② レジストを露光する露光工程（ステップ201）

③ 露光されたレジストを現像してレジストのパターンを得る現像工程（ステップ 2 0 2）

④ 現像されたパターンを安定化させるためのアニール工程（ステップ 2 0 3）

以上の半導体デバイス製造工程、ウェーハプロセッシング工程、リソグラフィ工程には周知の工程が適用される。

【 0 0 3 7 】

上記⑦のウェーハ検査工程において、本発明の上記各実施形態に係る欠陥検査装置を用いた場合、微細なパターンを有する半導体デバイスでも、二次電子画像の像障害が無い状態で高精度に欠陥を検査できるので、製品の歩留向上、欠陥製品の出荷防止が可能となる。

【 0 0 3 8 】

以上が上記各実施形態であるが、本発明は、上記例にのみ限定されるものではなく本発明の要旨の範囲内で任意好適に変更可能である。

例えば、被検査試料として半導体ウェーハ 5 を例に掲げたが、本発明の被検査試料はこれに限定されず、電子線によって欠陥を検出することができる任意のものが選択可能である。例えばウェーハへの露光用パターンが形成されたマスク等を検査対象とすることもできる。

【 0 0 3 9 】

また、欠陥検査用の電子線装置として、図 1 乃至図 3 の構成を示したが、電子光学系等は任意好適に変更可能である。例えば、図示された欠陥検査装置の電子線照射手段（1，2）は、ウェーハ 5 の表面に対して斜め上方から一次電子線を入射させる形式であるが、静電レンズ 6 の下方に一次電子線の偏向手段を設け、一次電子線をウェーハ 5 の表面に垂直に入射させるようにしてもよい。このような偏向手段として、例えば電場と磁場の直交する場 $E \times B$ によって一次電子線を偏向させるウィーンフィルターなどがある。

【 0 0 4 0 】

更に、光電子を放射する手段として、図 1 乃至図 3 に示した、UV ランプ 1 1 及び光電子放出部材 1 0 若しくは光電子放出プレート 1 0 b の組み合わせ以外の任意手段を採用することができることは勿論である。

【0041】

また、図5のフローチャートの流れも、これに限定されない。例えば、ステップ312で欠陥有りと判定された試料について、他の領域の欠陥検査は行わないことにしたが、全領域を網羅して欠陥を検出するように処理の流れを変更してもよい。また、一次電子線の照射領域を拡大し1回の照射で試料の全検査領域をカバーできれば、ステップ314及びステップ316を省略することができる。

【0042】

更に、図5では、ステップ312でウェーハに欠陥有りと判定した場合、ステップ318で直ちにオペレータに欠陥の存在を警告し事後処理（ステップ319）したが、欠陥情報を記録しておいてバッチ処理終了後（ステップ320肯定判定の後）、欠陥を持つウェーハの欠陥情報を報告するように処理の流れを変更してもよい。

【0043】

【発明の効果】

以上詳細に説明したように本発明の欠陥検査装置及び欠陥検査方法によれば、一次電子線より低エネルギーを有する電子を試料に供給するようにしたので、二次電子放出に伴う試料表面の正のチャージアップが低減され、ひいては、チャージアップに伴う二次電子線の像障害を解消することができ、より高精度に試料の欠陥を検査することが可能となる、という優れた効果が得られる。

【0044】

更に本発明のデバイス製造方法によれば、上記のような欠陥検査装置を用いて試料の欠陥検査を行うようにしたので、製品の歩留まりの向上及び欠陥製品の出荷防止が図れる、という優れた効果が得られる。

【図面の簡単な説明】

【図1】

本発明の第1の実施形態に係る欠陥検査装置の概略構成図である。

【図2】

本発明の第2の実施形態に係る欠陥検査装置の概略構成図である。

【図3】

本発明の第 3 の実施形態に係る欠陥検査装置の概略構成図である。

【図 4】

本発明の第 1 乃至第 3 の実施形態に係る欠陥検査装置の検出器の具体的構成例を示す図である。

【図 5】

本発明の第 1 乃至第 3 の実施形態に係る欠陥検査装置のウェーハ検査の流れを示すフローチャートである。

【図 6】

本発明の第 1 乃至第 3 の実施形態に係る欠陥検査装置におけるウェーハの欠陥検出方法の具体例を説明するための図であって、(a) はパターン欠陥検出、(b) は線幅測定、(c) は電位コントラスト測定を夫々示す。

【図 7】

半導体デバイス製造プロセスを示すフローチャートである。

【図 8】

図 7 の半導体デバイス製造プロセスのうちリソグラフィプロセスを示すフローチャートである。

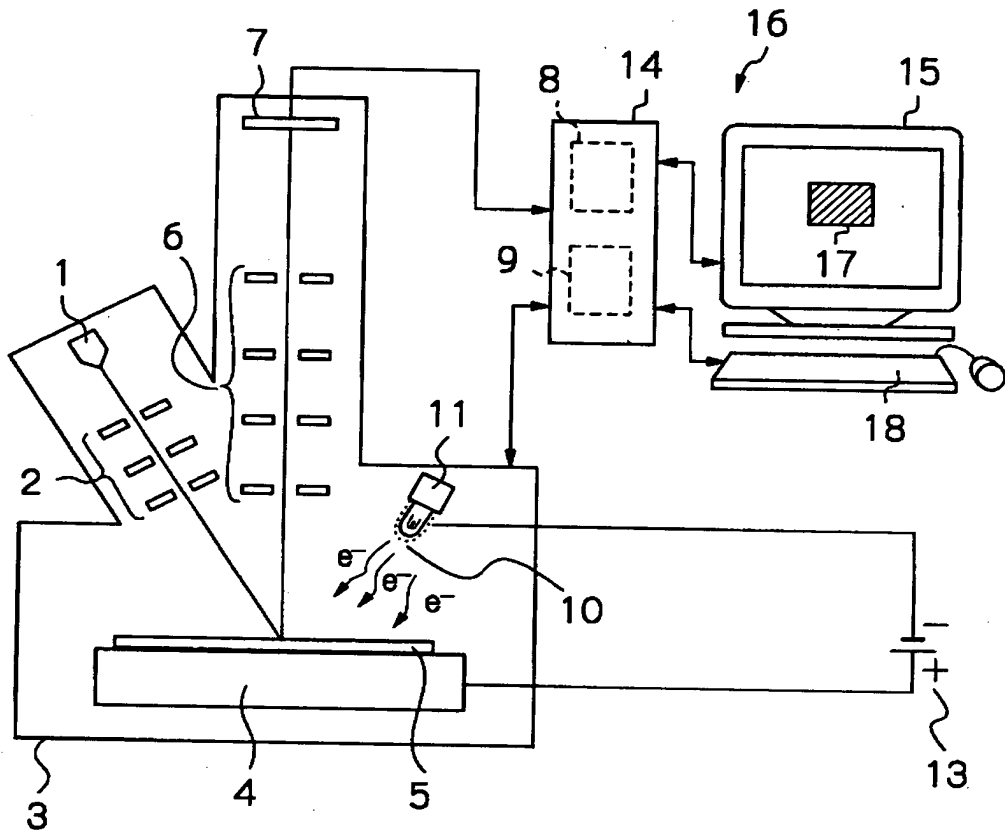
【符号の説明】

- 1 電子銃
- 2 静電レンズ
- 3 試料室
- 4 ステージ
- 5 半導体ウェーハ (試料)
- 6 写像投影型の静電レンズ
- 7 検出器
- 8 二次電子画像記憶領域
- 9 欠陥検出プログラム
- 10 光電子放出材
- 10b 光電子放出プレート
- 11 UVランプ

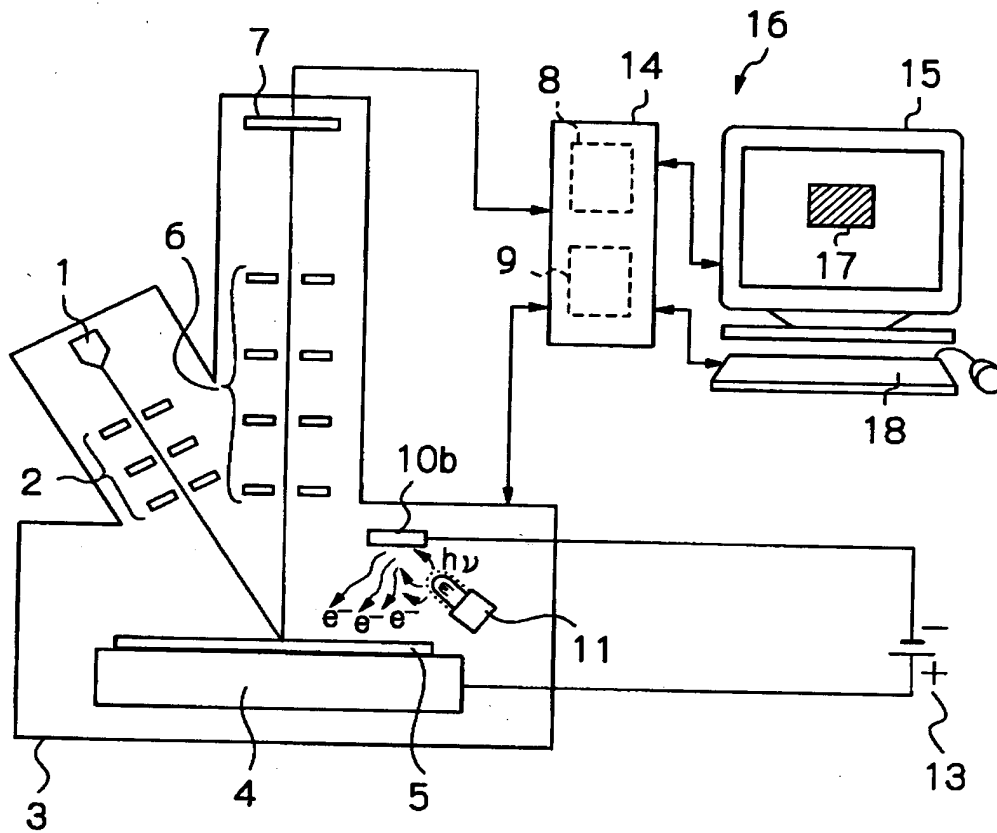
- 1 2 窓材
- 1 3 電源
- 1 5 C R T
- 1 6 制御部
- 3 1 1 番目のダイでの検出画像
- 3 2 2 番目のダイでの検出画像
- 3 3 ダイの欠陥部分
- 3 4 パターン
- 3 5 走査方向範囲
- 3 6 二次電子強度信号
- 3 7 スレッシュールドレベル
- 3 8 線幅
- 3 9 軸対称電極
- 4 0 2 V の等電位面
- 4 1 低ポテンシャルパターン
- 4 2 高ポテンシャルパターン
- 4 3 低ポテンシャルパターンからの二次電子軌道
- 4 4 高ポテンシャルパターンからの二次電子軌道

【書類名】 図面

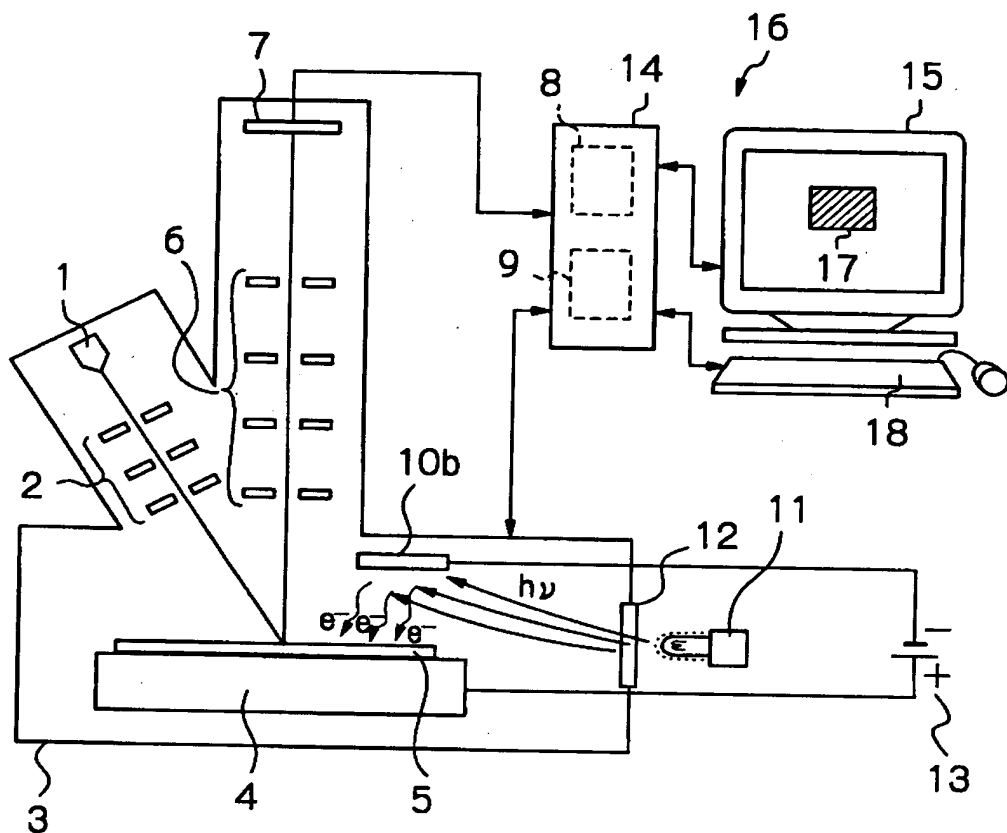
【図1】



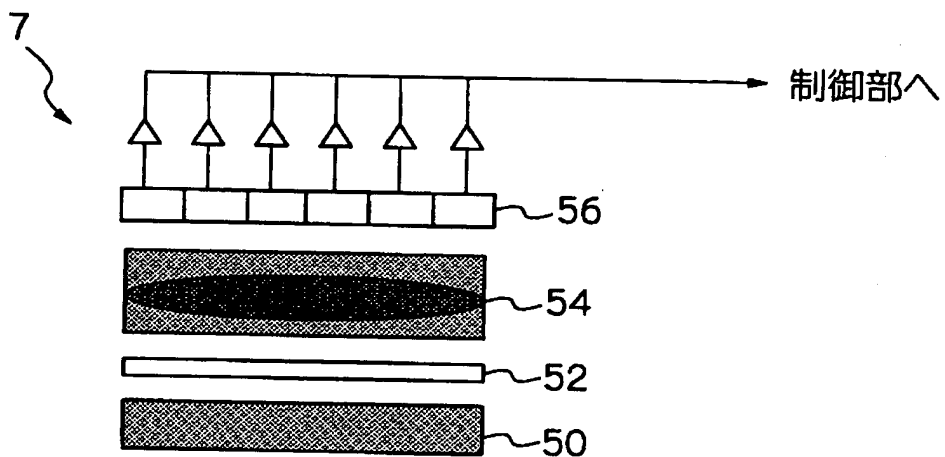
【図2】



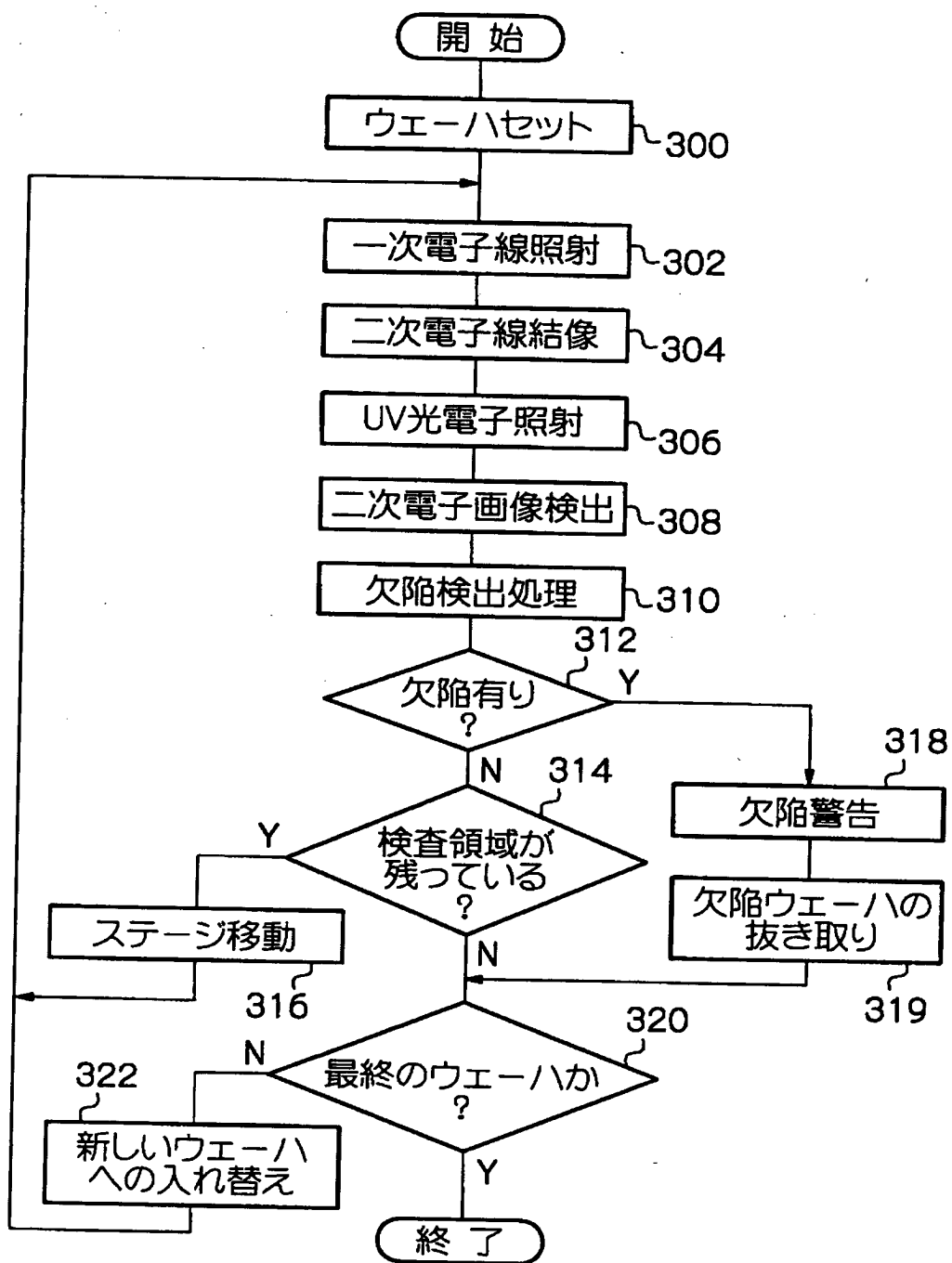
【図3】



【図4】

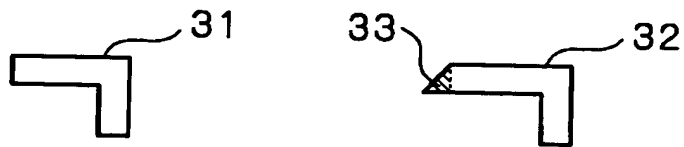


【図 5】

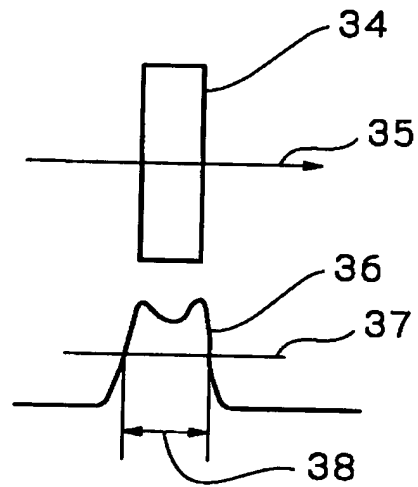


【図 6】

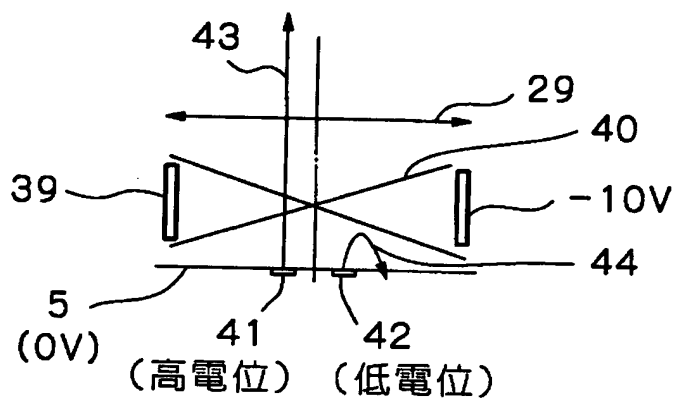
(a)



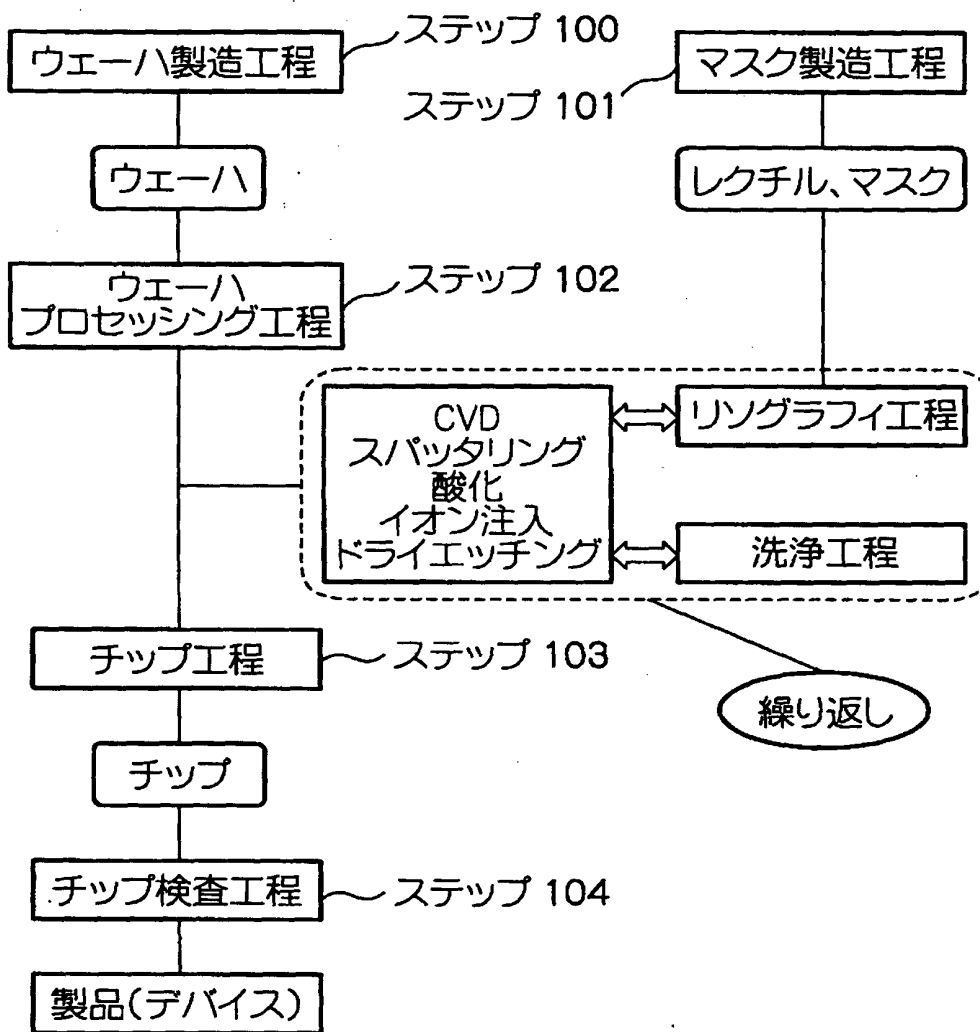
(b)



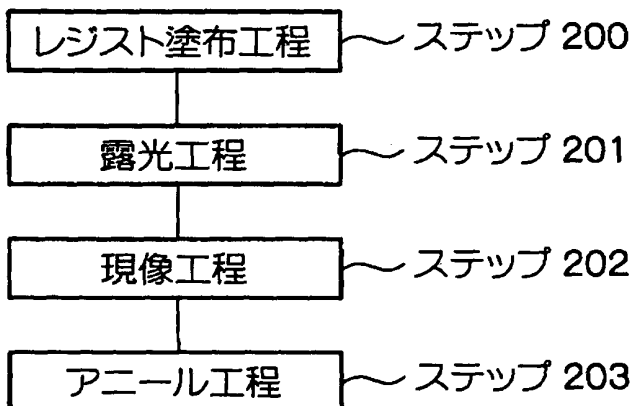
(c)



【図7】



【図8】



【書類名】 要約書

【要約】

【課題】 試料表面のチャージアップによる二次電子線画像の像障害を防止する。

【解決手段】 欠陥検査装置は、一次電子線を放出する電子銃 1、静電レンズ 2、試料室 3、ウェーハ 5 などの試料を載置した状態で水平面内を移動可能なステージ 4、一次電子線の照射によりウェーハ 5 から放出された二次電子線を写像投影して結像させる写像投影系の静電レンズ 6、結像された像をウェーハの電子画像として検出する検出器 7、及び、装置全体を制御すると共に検出器 7 により検出された二次電子画像に基づいてウェーハ 5 の欠陥を検出する処理を実行する制御部 1 を備える。試料室 3 内には、ウェーハ 5 の上方に、紫外光を含む波長域の光線を発する UV ランプ 11 が設置される。この UV ランプ 11 の表面には、UV ランプ 11 から放射された光線によって光電効果に起因する光電子 e^- を発する光電子放出材 10 がコーティングされている。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号

[000000239]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都大田区羽田旭町11番1号
氏 名 株式会社荏原製作所